

## Aula Prática 1 (AP1)

Data de entrega: 06 maio 2024, até 12:00 h

A atividade resolvida deve ser enviada para o endereço [cl.trabalhos@gmail.com](mailto:cl.trabalhos@gmail.com) com o assunto:

Trio i (número do seu trio) – AP1 - EL (1 ou 2), ECI (1 ou 2)

Os circuitos projetados no Circuit Maker (.ckt) devem ser enviados junto com as soluções da atividade.

**Objetivo: Projeto de circuitos combinacionais e display de 7 segmentos**

### Conhecimentos necessários:

- os teoremas da Álgebra de Boole e a simplificação de funções lógicas a partir da tabela verdade da função; mapas de Karnaugh ; projeto de circuitos combinacionais ;
- display de 7 segmentos (catodo comum e anodo comum) ;
- codificadores, decodificadores e conversores de códigos ( BCD, Gray, Hexa etc);
- decodificadores para 7 segmentos (comece pelos existentes no simulador e, também, o 9368).

**Exercício** - Forneça o Mapa de Karnaugh das expressões abaixo e implemente o circuito em sua forma minimizada):

a)  $F(A,B,C,D) = \sum (1,3,4,6,9,11,12,14)$

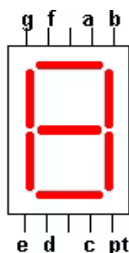
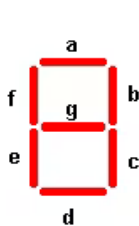
b)  $F(A,B,C) = (A+B').(C+B+A')$

c)  $Z(A,B,C,D,E, F) = AB + CD + ABDEF$

### Simulações:

No Circuit Maker 2000, pesquise por “display” para encontrar o display de 7 segmentos. Utilize os CIs de portas lógicas para realizar as operações.

**Projeto completo:** desenvolver os decodificadores que, a partir de 4 entradas binárias XYWZ, acionem o display catodo comum, descrito abaixo:



- projetar um decodificador HEXA - 7 segmentos.
- projetar um decodificador BCD - 7 segmentos.
- capacitar o decodificador BCD - 7 segmentos a poder realizar as funções:
  - "apagamento de zeros à esquerda" com as linhas RBi e RBo.
  - lamp test

### **Prática (montagem na protoboard) :**

Montar o circuito de quatro dos segmentos do decodificador BCD - 7 segmentos projetado na questão 3 e testá-lo utilizando displays de 7 segmentos tipo catodo comum (FND500 ou FND560), ou LEDs :

**EL1, ECI1** : acionar apenas os seguintes segmentos: **a, b, f e g**

**EL2, ECI2** : acionar apenas os seguintes segmentos: **c, d, e e g.**

### **ATENÇÃO:**

1 ) Na montagem, não há a necessidade de capacitar o circuito para as funções de apagamentos de zero e de lamp test.

2 ) O grupo deverá trazer para o laboratório o esquema do circuito montado e previamente testado no Circuit Maker, detalhado e impresso em papel .

### **Observações :**

- **Todos os projetos deverão ser montados na protoboard do grupo, em casa ;**
- **A aula será utilizada apenas para testar o circuito montado e fazer os ajustes necessários ;**
- **Essa aula se realizará no dia marcado, não podendo ser realizada ou se estender a partir deste.**